

①9 BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENTAMT

⑫ Offenlegungsschrift  
⑪ DE 3935707 A1

⑤1 Int. Cl. 5:  
G06F 13/36

⑳ Aktenzeichen: P 39 35 707.4  
㉔ Anmeldetag: 26. 10. 89  
㉕ Offenlegungstag: 3. 5. 90

DE 3935707 A1

③0 Unionspriorität: ③2 ③3 ③1  
26.10.88 JP 268076/88

⑦1 Anmelder:  
K S D Co., Ltd., Chofu, Tokio/Tokyo, JP

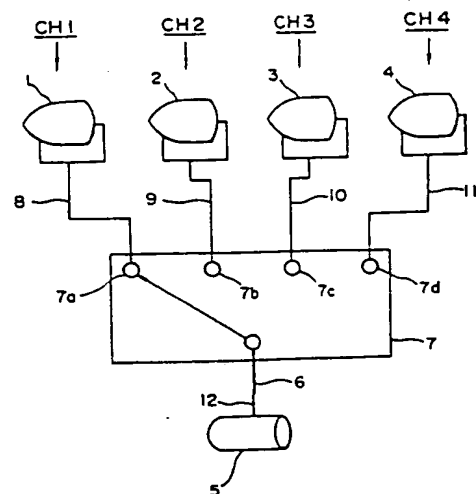
⑦4 Vertreter:  
Prinz, E., Dipl.-Ing.; Leiser, G., Dipl.-Ing.;  
Schwepfinger, K., Dipl.-Ing.; Bunke, H., Dipl.-Chem.  
Dr.rer.nat.; Degwert, H., Dipl.-Phys., Pat.-Anwälte,  
8000 München

⑦2 Erfinder:  
Erfinder wird später genannt werden

DOC

⑤4 System zur Verbindung von Rechnern mit ihrer peripheren Ausrüstung

Ein jeder von mehreren Rechnern kann mit seiner peripheren Ausrüstung über eine Busleitung durch ein Bus-Schalt-Mittel verbunden oder von ihr getrennt sein. Eine Ausführungs-Prioritäts-Sequenz, die auf einem Prioritäts-Sequenz-Aktualisierungs-Vorgang beruht, kann durch alle Rechner wandern, wodurch jeder Rechner die Busleitung in gleicher Weise benutzen kann.



Best Available Copy

DE 3935707 A1

## Beschreibung

Diese Erfindung bezieht sich auf ein System zur Verbindung eines Rechnersystems (im folgenden "Rechner" genannt) mit seiner peripheren Ausrüstung, und genauer auf ein System, um einen Rechner und/oder seine periphere Ausrüstung mit einer gemeinsam benutzten Busleitung zu verbinden, und auch auf ein Schnittstellen-System, das auf einem SCSI-Standard beruht, der frei ist von einer Entscheidungs-Phasen-Funktion, die in der Lage ist, ein Recht zur Benutzung der Busleitung zu vergeben, jedoch den SCSI-Standards entspricht, unter denen auf der Schnittstelle von jedem Rechner und/oder seiner peripheren Ausrüstung zu einer gemeinsam benutzten Busleitung das "American National Standard Institut" physikalische und logische Eigenschaften der Schnittstelle standardisiert hat.

In einem System zur Verbindung eines Rechners — typischerweise ein Personalrechner — mit seiner peripheren Ausrüstung — typischerweise ein Floppy-Disk-System — wurde üblicherweise ein Busleitungs-Verfahren zur Verbindung des Rechners und der Peripherie mit einer gemeinsam benutzten Busleitung verwendet. Physikalische und logische Eigenschaften der Schnittstelle des Busleitungs-Verfahrens sind durch das "American National Standard Institut" (im folgenden "ANSI" genannt) standardisiert, und von nun an ist der "Small Computer System Interface" (im folgenden als "SCSI" abgekürzt)-Standard, ANSI-Standard X3.131 — 1986, die offizielle Referenz. Gemäß dem oben erwähnten SCSI-Standard ist ein Protokoll (Übertragungs-Regeln), das die Technik liefert, die es ermöglicht, viele Rechner mit einer Vielzahl ihrer peripheren Ausrüstung (die im wesentlichen aus externen Speichern besteht) an der gleichen Schnittstelle anzuschließen, wahlweise erhältlich. In dem SCSI-Standard wird die oben beschriebene Busleitung als SCSI-Bus bezeichnet, während jede Ausrüstungseinheit (den Rechnern und ihren oben beschriebenen peripheren Einheiten entsprechend), die mit dem SCSI-Bus verbunden werden kann, als SCSI-Einheit bezeichnet wird, mit bis zu acht Einheiten. Eine Identifikationsnummer von 0 bis 7, die als ID (Identifikation) bezeichnet wird, ist jeder SCSI-Einheit zugeordnet. Im Betrieb wird ein Gerät, das eine Anweisung ausgibt, als "Initiator" bezeichnet; ein Gerät, das ein Programm in Reaktion auf die Anweisung ausführt, wird als "Ziel" bezeichnet.

Außerdem wird im SCSI-Standard ein Tätig-Zustand auf dem Bus "Phase" genannt, wobei dessen Phase anzeigt, was darauf auf dem Bus ausgeführt wird. Acht Phasen-Arten können als große Kategorien benutzt werden. Eine busfreie Phase ist zum Beispiel ein Untätig-Zustand auf dem Bus, in einer Entscheidungs-Phase kommt jede SCSI-Einheit unter den anderen ihrerseits an die Reihe, den Bus zu benutzen, eine Auswahl-Phase ist ein Zustand, in dem der Initiator ein Gerät (Ziel) auswählt, um mit ihm zu verkehren, wobei der Initiator einen Zustand hat, in dem ein Recht zur Benutzung des Busses von einer der SCSI-Einheiten in der Entscheidungs-Phase gewählt wird, eine Befehls-Phase ist ein Zustand, in dem das Ziel eine Anweisung von dem Initiator erhält, usw. Nebenbei gesagt, ist beim SCSI-Standard das Prioritätsniveau, nämlich die Prioritäts-Sequenz 7 oder die größte Zahl innerhalb der Identifikationsnummern von 0 bis 7, das höchste, die Prioritäts-Sequenz 6 ist das nächste und so weiter. Prioritäts-Sequenz 0 ist das niedrigste. Die Priorität wird auf diese Weise festgelegt.

Ein Protokoll, das einen Anlauf (Durchführung) der Entscheidungsphase zur Verfügung stellt, wurde als Wahlmöglichkeit vorbereitet.

Die überwiegende SCSI-Ausrüstung auf dem Markt ist gewöhnlich nicht mit einer Entscheidungs-Phase wegen der damit verbundenen Herstellungskosten und den dafür verfügbaren Auswahlmöglichkeiten ausgestattet. Die Ausrüstung, die dem Stand der Technik entspricht, ist deshalb von einem Problem begleitet, daß in den meisten Fällen nur eine einzelne SCSI-Einheit in der Lage ist, mit einem einzelnen Rechner verbunden zu werden, und ein externer Speicher, der eine große Speicherkapazität hat, ist in ähnlicher Weise im Zugriff auf nur ein System beschränkt, so daß die gemeinsame Informationsnutzung mit anderen Rechnern nicht möglich ist.

Zusätzlich entsteht ein anderes Problem dadurch, daß eine SCSI-Einheit, die mit einer Entscheidungs-Phase ausgestattet ist, in der Struktur komplex und teuer ist. Darüber hinaus ist zusätzlich ein Problem entstanden, daß, wenn die Prioritäts-Sequenz in bezug auf jede SCSI-Einheit — wie oben beschrieben — festgelegt wird, Prioritäten von jeder SCSI-Einheit belegt werden, und es dadurch unmöglich machen, allen SCSI-Einheiten eine gleiche Prioritäts-Sequenz dort zu geben, wo jede SCSI-Einheit ihrerseits den Bus vor den anderen benutzt, nämlich beim Auftreten in der Entscheidungsphase.

Eine derartige Schnittstelle zwischen einem externen Speicher und der Mehrzahl der Rechner oder der Verbindungen zwischen einem externen Speicher und jedem Bediener, ein sogenanntes TSS (Teilnehmersystem), welches bereits in der Praxis angewendet worden ist, ist üblicherweise in einem Bussystem, einem sogenannten "Bus-Local-Area-Network" (LAN genannt) und einem Hauptrechner ebenso wie einem Minirechner und einem großen Universalrechner bereitgestellt worden.

Jedoch wird der oben beschriebene LAN-Bus von den folgenden Problemen begleitet. Ein Problem ist, daß, wenn Daten zeitweise in einem Rechner, der als Server bezeichnet wird, gespeichert werden und Übertragungsprozesse dann ablaufen, die wirksame Übertragungsgeschwindigkeit gering wird und die Verarbeitungskapazität und das Antwortzeitverhalten schlecht werden. Ein anderes Problem ist, daß ein bestimmtes Kommunikationssystem (das eine Funktion hat, zu bestimmen, ob ein Übertragungspfad benutzt werden kann oder nicht, und eine andere Funktion, um einen Konkurrenzfall festzustellen und eine Warteschlangenfunktion für den Konkurrenzfall) vorrangig in bezug auf die Durchführung der normalen Kommunikation bereitgestellt werden muß, um zu bestätigen, ob Datenübertragungen zuerst zwischen Einheiten, durch die die Übertragung von einer zur anderen durchgeführt werden soll, ausgeführt werden können oder nicht; ein solches System hat eine schlechte Wirksamkeit in der Übertragung. Ein weiteres Problem ist es, daß, wenn Übertragungs-Software und -Hardware für Übertragungen in jedem Übertragungsgerät bereitgestellt werden muß (wobei jedes Gerät mit einer Busleitung verbunden ist), die Herstellungskosten hoch sind und dem Bediener eine unhandliche Prozedur auferlegt wird.

Zusätzlich wird das oben beschriebene TSS von dem Problem begleitet, daß, wenn ein einzelner Rechner alle Datensteuerungen und -übertragungen durchführen muß, die Arbeitsgeschwindigkeit gering wird und seine

Verarbeitungskapazität und das Antwortzeitverhalten mangelhaft werden.

Die vorliegende Erfindung wurde unter Berücksichtigung der vorangehenden Probleme vervollständigt. Hauptaufgabe dieser Erfindung ist es, ein System zu liefern, das einen Rechner mit seiner peripheren Ausrüstung verbindet, welches billig herzustellen ist, einfach strukturiert ist und leicht bedient werden kann, ohne spezielle Prozeduren zu erfordern und das die Information zwischen den Rechnern und ihren peripheren Einheiten mit hoher Geschwindigkeit übertragen kann, so daß die Verarbeitungskapazität der Information selbst sehr hoch wird. Weiterhin ist es eine zweite Aufgabe der Erfindung, ein System bereitzustellen, um einen Rechner mit seiner peripheren Ausrüstung zu verbinden, das in der Lage ist, eine Funktion bereitzustellen (zu realisieren), die der Entscheidungs-Phasen-Funktion äquivalent ist und die einfach und zu niedrigen Kosten gebaut werden kann.

Um die oben beschriebene Hauptaufgabe zu lösen, stellt die vorliegende Erfindung ein System bereit, um Rechner und/oder ihre periphere Ausrüstung mit einer gemeinsam benutzten Busleitung zu verbinden, das enthält:

die periphere Ausrüstung, vorzugsweise als einzelne Einheit betreibbar, wobei jede Ausrüstung mit der Busleitung verbunden und in der Lage ist, ein Bus-Tätig-Anzeige-Signal auszugeben;

eine Mehrzahl von Rechnern, die in der Lage sind, Verbindungs-Aufruf-Signale zu beliebigen Zeiten in den Zeitintervallen, in denen Übertragungen durchgeführt worden sind, auszugeben;

Bus-Schaltmittel, die zwischen der Busleitung und den einzelnen Rechnern zur Verfügung gestellt werden und in Reaktion auf die Schalt-Steuer-Signale betriebsbereit sind, damit jedes einen Zustand so wählen kann, daß jeder Rechner mit der Busleitung verbunden ist, und einen Zustand, daß jeder Rechner von der Busleitung getrennt ist;

ein Prioritäts-Sequenz-Bestimmungs-Mittel, das in Reaktion auf die Verbindungs-Aufruf-Signale und die Schalt-Steuer-Signale betriebsbereit ist, um zu bestimmen, ob es in einem freien Zustand ist oder nicht, daß die Schalt-Steuer-Signale alle falsch sind und irgendeines der Verbindungs-Aufruf-Signale wahr ist; um auch zu bestimmen, ob ein Konkurrenz-Zustand vorliegt oder nicht, daß jedes der Schalt-Steuer-Signale wahr ist und jedes der Verbindungs-Aufruf-Signale wahr ist, um dadurch ein Bestimmungs-Signal auszugeben, das einem einzigen Verbindungs-Aufruf-Signal entspricht, welches einen wahren Zustand zur frühestmöglichen Zeit in den Intervallen, in denen die Verbindungen durchgeführt worden sind, erreicht hat; wobei mindestens der freie Zustand erhalten bleibt; und

ein Schalt-Steuer-Mittel, das in Reaktion auf das Bestimmungs-Signal, das Bus-Tätig-Anzeige-Signal und jedes Verbindungs-Aufruf-Signal betriebsbereit ist, um das Bestimmungs-Signal nur wirksam werden zu lassen, wenn ein Verbindungs-Aufruf-Signal wahr ist und das Bus-Tätig-Anzeige-Signal falsch ist, um so ein Schalt-Steuer-Signal auszugeben, das dem Bestimmungs-Signal entspricht, wobei das Mittel so steuert, daß nur ein Bus-Schalt-Mittel betriebsbereit im Verbindungs-Zustand des Rechners mit der Busleitung ist und die anderen im Trenn-Zustand betriebsbereit sind und dann ein Start-Aufruf-Signal ausgeben;

ein Prioritäts-Sequenz-Bestimmungs-Mittel, angepaßt, um unter Annahme, daß eine vorbestimmte Prioritäts-

Sequenz für die Benutzung der Busleitung allen Rechnern gegeben wird, einem gewünschten Rechner, der in der Lage ist, in Abstimmung mit einem Schalt-Steuer-Signal, das wahr gewesen ist, zu arbeiten, die niedrigste Prioritäts-Sequenz zur Ausführung zu geben, und einem Rechner, der die Priorität nächst der des gewünschten Rechners unter der angenommenen Prioritäts-Sequenz hat, die höchste Ausführungs-Prioritäts-Sequenz zu geben, worauf nach Empfang des Start-Aufruf-Signals jede periphere Ausrüstung zu arbeiten beginnt, um das Bus-Tätig-Anzeige-Signal wahr zu machen, und wenn das Schalt-Steuer-Signal ausgegeben ist, in einen Wahr-Zustand zu gehen, wobei die anderen Verbindungs-Aufruf-Signale wahr werden, so daß der Konkurrenz-Zustand hergestellt wird, wodurch das Mittel den Vorgang durchführt, um die Ausführungs-Prioritäts-Sequenz in der Reihenfolge vom höchsten zum niedrigsten in der Reihenfolge der Prioritäts-Sequenz zu aktualisieren und dann ein erneuertes Bestimmungs-Signal auszugeben, das einem Verbindungs-Aufruf-Signal entspricht, das die höchste Prioritäts-Sequenz für die Ausführung unter den anderen Verbindungs-Aufruf-Signalen hat; periphere Ausrüstung, von der jede das Bus-Tätig-Anzeige-Signal zur Zeit des OFF-Betriebszustandes des Verbindungs-Zustandes der Busleitung mit dem Rechner nach Abschluß der Übertragung zwischen dem Rechner und der peripheren Ausrüstung falsch setzt, von denen beide darauf durch das Schalt-Steuer-Signal und die periphere Ausrüstung betriebsbereit gekoppelt sind, um einen Aktiv-Zustand-Aktualisierungs-Vorgang auf die Weise durchzuführen, daß das Gerät in Reaktion auf dieses Bus-Tätig-Anzeige-Signal betriebsbereit ist, um ein erneuertes Bestimmungs-Signal wirksam werden zu lassen, um ein Schalt-Steuer-Signal, das dem erneuerten Bestimmungs-Signal entspricht, auszugeben; wodurch der Aktiv-Zustand-Aktualisierungs-Vorgang und der Prioritäts-Sequenz-Aktualisierungs-Vorgang paarweise ausgeführt werden und das Wandern der Ausführungs-Prioritäts-Sequenz durch alle Rechner erlaubt.

Um die oben beschriebene zweite Aufgabe zu lösen, stellt die gegenwärtige Erfindung ein System zur Verbindung von Rechnern und/oder ihrer peripheren Ausrüstung mit einer gemeinsam benutzten Busleitung bereit, wobei das Schnittstellen-System auf einem SCSI-Standard basiert, der frei von einer Entscheidungs-Phasen-Funktion ist, die in der Lage ist, das Recht auf die Benutzung der Busleitung in den SCSI-Standards zu bestimmen, unter dem das "American National Standard Institute", physikalische und logische Eigenschaften einer Schnittstelle in einem Schnittstellen-System standardisiert hat, das enthält:

die periphere Ausrüstung, die vorzugsweise als einzelne Einheit betriebsfähig ist, wobei jede Ausrüstung mit der Busleitung verbunden und in der Lage ist, ein BSY-Signal unter der Steuerung des SCSI-Standards als ein Bus-Tätig-Anzeige-Signal abzusetzen;

eine Mehrzahl von Rechnern, die in der Lage sind, SEL-Signale unter der Steuerung der SCSI-Standards als Verbindungs-Aufruf-Signale zu beliebigen Zeiten in den Zeitintervallen auszugeben, in denen die Übertragungen durchgeführt wurden;

Bus-Schalt-Mittel, die zwischen der Busleitung und einzelnen Rechnern bereitgestellt werden und in Reaktion auf die Schalt-Steuer-Signale betriebsbereit werden, wobei jedes Mittel betriebsbereit ist, um entweder einen Zustand zu wählen, in dem jeder Rechner mit der Busleitung verbunden ist, oder einen Zustand, in dem jeder

Rechner von der Busleitung getrennt ist;  
 ein Prioritäts-Sequenz-Bestimmungs-Mittel, das in Reaktion auf die Verbindungs-Aufruf-Signale und die Schalt-Steuer-Signale betriebsbereit ist, um zu bestimmen, ob es in einem freien Zustand ist oder nicht, daß die Schalt-Steuer-Signale alle falsch sind und irgendein Verbindungs-Aufruf-Signal wahr ist und so bestimmt, ob es in einem Konkurrenz-Zustand ist oder nicht, daß irgendein Schalt-Steuer-Signal wahr ist und irgendein Verbindungs-Aufforderungs-Signal wahr ist, wodurch ein Bestimmungs-Signal ausgegeben wird, das einem einzelnen Verbindungs-Aufruf-Signal entspricht, welches einen wahren Zustand zur frühesten Zeit in den Zeitintervallen, in denen Übertragungen durchgeführt worden sind, erreicht hat, wobei mindestens der freie Zustand bestehen bleibt; und  
 ein Schalt-Steuer-Mittel, das in Reaktion auf das Bestimmungs-Signal, das Bus-Tätig-Anzeige-Signal und jedes Verbindungs-Aufruf-Signal betriebsbereit ist, um das Bestimmungs-Signal nur wirksam zu machen, wenn irgendein Verbindungs-Aufruf-Signal wahr ist und das Bus-Tätig-Anzeige-Signal falsch ist, um ein Schalt-Steuer-Signal auszugeben, das dem Bestimmungs-Signal entspricht, wobei das Mittel so steuert, daß nur ein Bus-Schalt-Mittel im Verbindungs-Zustand des Rechners mit der Busleitung betriebsbereit ist und die anderen deshalb im Trenn-Zustand betriebsbereit sind, und um dann ein Start-Aufruf-Signal auszugeben;  
 ein Prioritäts-Sequenz-Bestimmungs-Mittel, angepaßt, um den Prioritäts-Sequenz-Aktualisierungs-Vorgang so durchzuführen, daß die Ausführungs-Prioritäts-Sequenz, benutzt als Priorität, um das Recht zur Benutzung der Busleitung zu bestimmen, durch alle Rechner wandern kann und dann ein erneuertes Bestimmungs-Signal ausgibt, das einem Verbindungs-Aufruf-Signal entspricht, das die höchste Prioritäts-Sequenz zur Ausführung unter den anderen Verbindungs-Aufruf-Signalen hat, worauf nach Empfang des Start-Aufruf-Signals jede periphere Ausrüstung zu arbeiten beginnt, um das Bus-Tätig-Anzeige-Signal wahr zu setzen, und wenn das Schalt-Steuer-Signal ausgegeben wird, um in einen wahren Zustand zu gehen, die anderen Verbindungs-Aufruf-Signale wahr werden, so daß der Konkurrenz-Zustand hervorgerufen wird;  
 periphere Ausrüstung, von der jede das Bus-Tätig-Anzeige-Signal zum Zeitpunkt des "OFF"-Vorganges des Verbindungs-Zustandes des Rechners mit der Busleitung nach Abschluß der Übertragung zwischen dem Rechner und der peripheren Ausrüstung falsch macht, wobei beide durch ein Schalt-Steuer-Signal und die periphere Ausrüstung gekoppelt wurden, die angepaßt ist, um einen Aktiv-Zustand-Aktualisierungs-Vorgang so durchzuführen, daß die Ausführung in Reaktion auf dieses Bus-Tätig-Anzeige-Signal betriebsbereit ist, um das erneuerte eine Bestimmungs-Signal so wirksam zu machen, daß ein Schalt-Steuer-Signal ausgegeben wird, das dem einen erneuerten Bestimmungs-Signal entspricht; wodurch der Aktiv-Status-Aktualisierungs-Vorgang und der Prioritäts-Sequenz-Aktualisierungs-Vorgang, paarweise ausgeführt, einen gewünschten Vorgang erlauben, der mindestens einem Vorgang in der Entscheidungs-Phase entspricht.

In dem System zur Verbindung der Rechner mit ihrer peripheren Ausrüstung, das — wie oben beschrieben — aufgebaut ist, gibt das Prioritäts-Sequenz-Bestimmungs-Mittel ein Bestimmungs-Signal aus, das einem Verbindungs-Aufruf-Signal entspricht, welches einen Wahr-Zustand zum frühesten Zeitpunkt erreicht hat, zu

dem entschieden worden ist, daß der freie Zustand erhalten bleibt. Deshalb wird der Aufruf mit der Priorität, die zuerst kommt, zuerst bedient, und nur ein gewünschtes Bus-Schalt-Mittel der Bus-Schalt-Mittel erreicht durch das Schalt-Steuer-Mittel, das in Reaktion auf das Bestimmungs-Signal betriebsbereit ist, einen Verbindungs-Zustand, während alle anderen Bus-Schalt-Mittel einen Trenn-Zustand erreichen. Als Konsequenz ist das zur Tatsache äquivalent, daß ein gewünschter einzelner Rechner, der mit der Busleitung verbunden gewesen ist, in der Lage ist, in einem Punkt-zu-Punkt-Verhältnis mit seiner peripheren Ausrüstung verbunden zu sein und die Leistungsfähigkeit der Übertragungen zwischen den zweien in bezug aufeinander verbessert wird. Zusätzlich führt dort, wo ein Konkurrenz-Zustand als Folge der Tatsache aufgetreten ist, daß der Rechner mit seiner peripheren Ausrüstung verkehrt, das Prioritäts-Sequenz-Bestimmungs-Mittel zur Zeit der Beendigung der Übertragung einen Aktiv-Zustand-Aktualisierungs-Vorgang durch. Das ist äquivalent der Tatsache, daß jeder andere Rechner in der Lage ist, in einem Punkt-zu-Punkt-Verhältnis mit der peripheren Ausrüstung durch das Schalt-Steuer-Mittel in Reaktion auf den Aktiv-Status-Aktualisierungs-Vorgang verbunden zu werden, in der gleichen Weise, wie oben beschrieben. Zusätzlich kann die Ausführungs-Prioritäts-Sequenz durch alle Rechner wandern. Es ist deshalb möglich, einen Zustand zu vermeiden, bei dem ein bestimmter Rechner die Steuerung der Busleitung besetzt oder die Steuerung der Busleitung übernimmt, und daß die Busleitung gleichmäßig von allen Rechnern benutzt wird. Mit anderen Worten: Eine Chance, mit der peripheren Ausrüstung zu verkehren, wird jedem Rechner in gleicher Weise gegeben. Darüber hinaus kann ein System zur Verbindung von Rechnern mit ihrer peripheren Ausrüstung, das nicht mit einer Entscheidungs-Phasen-Funktion ausgestattet ist, eine im wesentlichen zur Entscheidungs-Phasen-Funktion gleiche Funktion erfüllen.

Gemäß der vorliegenden Erfindung, wie oben beschrieben, führt das Prioritäts-Sequenz-Bestimmungs-Mittel den Aktiv-Zustand-Aktualisierungs-Vorgang durch, daß jeder der Rechner über die Busleitung mit seiner Ausrüstung durch das Bus-Schalt-Mittel in Reaktion auf den Vorgang betriebsbereit verbunden werden kann, und die Ausführungs-Prioritäts-Sequenz kann, basierend auf dem Prioritäts-Aktualisierungs-Vorgang, durch alle Rechner wandern. Es ist deshalb möglich, den Zustand zu vermeiden, bei dem ein bestimmter Rechner die Steuerung der Busleitung besetzt oder die Steuerung der Busleitung übernimmt, und daß jeder Rechner die Busleitung in gleicher Weise benutzen kann. Zusätzlich kann das System in der Struktur vereinfacht und zu niedrigen Kosten hergestellt werden. Darüber hinaus erfordert das System keine besondere Arbeitsweise, verfügt über gute Betriebsbereitschaft, und die Übertragung der Information zwischen den Rechnern und ihrer peripheren Ausrüstung kann mit hoher Geschwindigkeit durchgeführt werden. Es ist deshalb möglich, ein System bereitzustellen, um die Rechner, die eine extrem hohe Informationsverarbeitungskapazität haben, mit ihrer peripheren Ausrüstung zu verbinden.

Die vorliegende Erfindung kann ein System zur Verbindung eines Rechners mit seiner peripheren Ausrüstung bereitstellen, dessen System in der Lage ist, eine Funktion äquivalent zur Entscheidungs-Phasen-Funktion bereitzustellen, die in der Struktur vereinfacht ist und zu niedrigen Kosten gefertigt werden kann, obwohl keine Entscheidungs-Phasen-Funktion, die auf dem

SCSI-Standard basiert, bereitgestellt wird. Die obigen und andere Aufgaben, Merkmale und Vorteile der vorliegenden Erfindung werden auf der folgenden Beschreibung und den anhängenden Ansprüchen in Verbindung mit den begleitenden Zeichnungen ersichtlich, auf denen bedeutet:

Fig. 1 ist eine schematische Ansicht, die die Art und Weise zeigt, wie mehrere Rechner mit ihrer peripheren Ausrüstung gemäß einer Ausführungsform dieser Erfindung verbunden werden;

Fig. 2 ist ein Kreis-Diagramm, das im Detail eine Gesamtkonstruktion der Ausführungsform von Fig. 1 zeigt;

Fig. 3 ist ein Kreis-Diagramm, das im Detail die Konstruktion einer in Fig. 2 gezeigten Steuerung 13 erläutert;

Fig. 4 ist eine schematische Ansicht, um den Vorgang zu beschreiben, wie eine Ausführungs-Prioritäts-Sequenz aktualisiert wird; und

Fig. 5 ist ein Zeitdiagramm, um die Vorgänge in den Hauptkreisen gemäß der vorliegenden Ausführungsform, die Fig. 1 bis 3 in Verbindung mit Fig. 4 zeigt, zu erläutern.

Weitere Merkmale und Vorteile der Erfindung ergeben sich aus der folgenden Beschreibung mehrerer Ausführungsformen und den im folgenden erläuterten Zeichnungen, auf die Bezug genommen wird.

Fig. 1 ist eine schematische Ansicht, die die Eigenart eines Systems, um mehrere Rechner mit ihrer peripheren Ausrüstung gemäß einer Ausführungsform dieser Erfindung zu verbinden, zeigt.

In bezug auf die Abbildung 1 bilden die bezeichneten Ziffern 1 bis 4 und 5 je eine der SCSI-Einheiten, die auf dem SCSI-Standard beruhen, dessen Ausrüstung frei von der Entscheidungs-Phasen-Funktion ist. Von diesen sind die Ziffern 1 bis 4 zum Beispiel Rechnersysteme (die nachfolgend nur "Rechner" genannt werden). Mit der Ziffer 5 wird eine Platteneinheit als eine periphere Ausrüstung bezeichnet, die aus einem Festplattengerät oder ähnlichem besteht, das eine große Speicherkapazität hat.

Mit der Ziffer 6 ist ein SCSI-Bus (nachfolgend nur "Bus" genannt) als Busleitung bezeichnet, um die Platteneinheit 5 mit jedem Rechner zu verbinden, während 7 eine Gruppe von Schaltkreisen bezeichnet, von denen jeder als ein Bus-Schalt-Mittel dient, wobei jeder Kreis zwischen dem Bus 6 und jedem Rechner 1-4 bereitgestellt wird und jeden Rechner 1-4 mit dem Bus 6 verbindet.

Nebenbei gesagt, wird der Gruppenschaltkreis später im Detail beschrieben. Der Gruppenschaltkreis 7 besteht aus den Schaltkreisen 7a, 7b, 7c und 7d, von denen jeder einer Verbindung mit den einzelnen Rechnern 1-4 entspricht.

Mit den Ziffern 8 bis 11 sind entsprechend einzelne Busse bezeichnet für die Rechner 1-4, und jeder Bus ist mit jedem Schaltkreis 7a, 7b, 7c und 7d verbunden.

Ziffer 12 bezeichnet einen einzelnen Bus, der für die Platteneinheit benutzt wird, deren Bus mit dem Bus 6 verbunden ist. Nebenbei gesagt, wird ein System, das aus dem Rechner 1, dem einzelnen Bus 8 und dem Schaltkreis 7a besteht, ein erster Kanal CH1 genannt. Ebenso wird jedes System durch die Rechner 2, 3 und 4 usw. gebildet und nachfolgend in der Reihenfolge als der zweite Kanal CH2, der dritte Kanal CH3 und der vierte Kanal CH4 bezeichnet.

Fig. 2 ist ein Schaltkreisdigramm, das im Detail eine Gesamtkonstruktion der in Fig. 1 dargestellten Ausführungsform zeigt.

Nebenbei gesagt, werden die gleichen Elemente, wie die in der Struktur in der Ausführungsform von Fig. 1 gezeigten, mit gleichen Referenzziffern gekennzeichnet.

Bezugnehmend auf die Fig. 2 bezeichnet die Ziffer 13 eine Steuerung 13 als einen Hauptkreis dieser Erfindung, während der Einzel-Gruppenschaltkreis 7 als ein anderer Hauptteil aus den Schaltkreisen 7a, 7b, 7c und 7d gebildet wird. An dieser Stelle sind sie, um das Verständnis der Schaltkreise 7a, 7b, 7c, 7d zu erleichtern, als schematische Symbole für Schalter dargestellt. Sie sind jedoch in der Praxis elektronische Schalter, die zum Beispiel aus Drei-Zustands-Puffern oder ähnlichem bestehen. Jeder Schaltkreis wird in Reaktion auf jedes Schaltsignal (SW1, SW2, SW3, SW4) wie auch auf ein Schalt-Steuer-Signal betriebsbereit, die von der Steuerung 13 ausgegeben werden, um jeden der Busse 8-11 mit dem entsprechenden Bus 6 zu verbinden, das heißt einen Verbindungs-Zustand zu halten ("ON STATE" nachfolgend bezeichnet), oder jeden von dem entsprechenden Bus 6 zu trennen, das heißt einen Trenn-Zustand (nachfolgend "OFF-Zustand" genannt) zu halten.

Eine durch den Bus 6 bus-organisierte Struktur wird nachfolgend beschrieben. Mit anderen Worten: Signale, die in und aus den Rechnern 1-4 und der Platteneinheit 5, als SCSI-Einheit über den Bus 6 befördert werden, werden beschrieben. D0-D7 bezeichnen Daten-Signale, während ein REQ-Signal und ein ACK-Signal benutzt werden, um einen Übertragungszeitabgleich der Datensignale D0-D7 durchzuführen. Jedes der MSG-Signale, ein SEL-Signal, ein C/D-Signal und ein I/O-Signal wird benutzt, um die Benutzung jedes der Busse 8-12 festzulegen. Insbesondere entspricht ein SEL-Signal jedes Rechners 1-4 einem Verbindungs-Aufruf-Signal, während ein BSY-Signal, nämlich ein BSY-Signal von der Platteneinheit 5, einem Bus-Tätig-Anzeige-Signal entspricht. Bei Empfang eines RST-Signals arbeiten die Rechner 1-4 und die Platteneinheit 5, um die Benutzung von jedem Bus zu unterbinden, was eine Trennung vom Bus 6 bedeutet. Das BSY-Signal zeigt, daß der Bus 6 benutzt wird, nämlich in einem Tätig-Zustand. Nebenbei gesagt, obwohl ein ANT-Signal hier nicht gezeigt wird, ist der SCSI-Standard mit dem ANT-Signal ausgestattet.

Zunächst wird eine Beschreibung der Signale, die zu transportieren sind, gegeben, das heißt, die in die und aus der Steuerung 13 eingegeben und ausgegeben werden.

Die Steuerung 13 erhält, als Auswahlssignale SEL1 bis SEL4, SEL-Signale von den Rechnern 1-4, um jedes Tätigkeit-Signal BSY1 bis BSY4 als BSY-Signal für jeden Rechner 1-4 auszusenden. Die Steuerung 13 sendet ein TSEL-Ziel-Auswahl-Signal als ein SEL aus, um zur Platteneinheit 5 übertragen zu werden, während die Steuerung 13 ein BSY-Signal von der Platteneinheit 5 als ein TBSY-Ziel-Tätig-Signal erhält. Nebenbei gesagt, werden jedes SEL-Signal und jedes BSY-Signal auf der Abbildung als Ein-Richtungs-Pfeile der Einfachheit halber gezeigt. Jedoch werden das SEL-Signal und das BSY-Signal so benutzt, daß sie in beiden Richtungen übertragen werden können.

Fig. 3 ist ein Kreis-Diagramm, das im Detail die Konstruktion der Steuerung 13 der Fig. 2 erläutert.

Im übrigen wird ein Wahr-Zustand von mindestens je einem SEL- und BSY-Signal im SCSI-Standard durch einen L-Pegel (negative Logik) dargestellt. Jedoch nehmen wir in der gegenwärtigen Ausführungsform an, daß als eine Form der Logik in allen Abbildungen ein-

schließlich der Fig. 3 und einem Zeitdiagramm, das noch nachfolgend zu beschreiben ist, eine positive Logik zur Vereinfachung der Beschreibung genommen wird. Demgemäß ist eine Form der Logik in einem Wahr-Zustand durch einen H-Pegel dargestellt, während die in einem Falsch-Zustand befindliche durch einen L-Pegel dargestellt wird.

Bezugnehmend auf die Fig. 3 ist ein Prioritäts-Sequenz-Bestimmungskreis als ein Prioritäts-Sequenz-Bestimmungs-Mittel mit Nummer 14 bezeichnet. Der Prioritäts-Sequenz-Bestimmungs-Kreis ist in Reaktion auf die Auswahlssignale SEL1 bis SEL4 und die Schaltsignale SW1 bis SW4 betriebsbereit, um zu bestimmen, ob sie in einem freien Zustand sind oder nicht, oder ob sie in einem Konkurrenzzustand sind oder nicht, um den Vorgang durchzuführen, die Prioritäts-Sequenz oder ähnliches zu aktualisieren, wobei der Vorgang nachfolgend in Hinsicht darauf beschrieben wird, die Bestimmungssignale Y1 bis Y4 auszugeben.

Ziffer 15 bezeichnet einen Speicher-Kreis, der in Reaktion auf die Bestimmungssignale Y1—Y4 und ein LC-Speicher-Signal betriebsbereit ist, um die Bestimmungssignale Y1—Y4 wirksam werden zu lassen, die man erhält, wenn das Speicher-Signal von einem L-Pegel auf einen H-Pegel wechselt, um Schaltsignale SW1—SW4, die einzelnen Zuständen der Bestimmungssignale Y1—Y4 entsprechen, in Hinsicht darauf auszugeben, den ausgesandten Signalzustand zu bewahren.

Bezeichnet mit Ziffer 16 ist ein Vier-Eingangs-ODER-Gatter, das die Auswahlssignale SEL1—SEL4 auf vier Eingangsanschlüssen erhält, um die Ergebnisse des ODER-Vorgangs dieser vier Signale auszugeben. Ziffer 17 bezeichnet einen Inverter, der auf ein TBSY-Ziel-Tätigkeits-Signal antwortet, um die Umkehrung dieses TBSY-Signals auszuführen und um ein invertiertes Signal auszugeben. Ziffer 18 bezeichnet ein Zwei-Eingangs-UND-Gatter, das ein Ausgangssignal von dem ODER-Gatter 16 und ein Ausgangssignal von dem Inverter 17 auf zwei Eingangsanschlüssen erhält, um die Ergebnisse der UND-Operation dieser zwei Eingänge auszugeben. Bezeichnet mit der Ziffer 19 wird ein Verzögerungskreis, der eine Ausgabe von dem UND-Gatter 18 erhält, um ein LC-Speicher-Signal auszugeben, wobei das Signal durch ein Zeitintervall  $t_d/2$  verzögert wird, das größer ist als ein Zeitverzögerungsintervall, das durch den Prioritäts-Sequenz-Bestimmungs-Kreis 14 nur erzeugt wird, wenn der Ausgang des UND-Gatters 18 von einem L-Pegel auf einen H-Pegel wechselt.

Die Ziffern 20, 21, 22 und 23 bezeichnen Zwei-Eingangs-UND-Gatter, die die Schaltsignale SW1—SW4 auf den ersten Eingangsanschlüssen erhalten und die auch Auswahlssignale SEL1—SEL4 erhalten, die den Schaltsignalen SW1—SW4 auf ihren zweiten Eingangsanschlüssen entsprechen, um die Ergebnisse der UND-Operation der Schaltsignale bzw. der Auswahlssignale auszugeben. Mit Ziffer 24 ist ein Vier-Eingangs-ODER-Gatter bezeichnet, das jede Ausgabe der UND-Gatter 20—23 erhält, um die Ergebnisse der ODER-Operation dieser Ausgänge auszugeben.

Ziffer 25 zeigt einen Verzögerungskreis. Dieser Verzögerungskreis erhält die Ausgabe des ODER-Gatters 24, um das TSEL-Ziel-Auswahl-Signal als ein Start-Aufruf-Signal auszusenden, wobei das TSEL-Signal durch ein Zeitintervall, das  $t_d/1$  gleich ist, verzögert wird, welches den Zeiten entspricht, die man durch Addieren einer Bus-Rücksetz-Verzögerungszeit und einer Kompensations-Verzögerungszeit auf eine Bus-"Settle"-Verzögerungszeit in dem SCSI-Standard nur erhält, wenn

der Ausgang des ODER-Gatters 24 von einem L-Pegel auf einen H-Pegel wechselt. Die oben beschriebenen UND-Gatter 20—23 und das oben beschriebene ODER-Gatter 24 bilden einen "Koinzidenz-Kreis". Zusätzlich bilden der Verzögerungskreis 19, der Speicher-Kreis 15, das ODER-Gatter 16, das UND-Gatter 18, der Inverter 17 und der Koinzidenz-Kreis ein "Schalt-Steuermittel", das einen Aktiv-Zustand-Aktualisierungsvorgang ausführt.

Mit den Ziffern 26, 27, 28 und 29 sind zwei Eingangs-UND-Gatter bezeichnet, die die TBSY-Ziel-Tätig-Signale auf ihren ersten Eingangsanschlüssen und auch die Schalt-Signale SW1—SW4 auf ihren zweiten Eingangsanschlüssen erhalten, um als Bus-Tätig-Signale BSY1—BSY4 die Ergebnisse der UND-Operation der Signale TBSY und SW1—SW4 von den Ausgängen der entsprechenden UND-Gatter auszugeben.

Fig. 4 ist eine schematische Ansicht, um den Vorgang, wie man eine Ausführungs-Prioritäts-Sequenz aktualisiert, zu beschreiben. In Fig. 4 wird, wenn der Schaltkreis 7a unter Verwendung von CH1 in einem ON-Zustand ist, nämlich wenn der Rechner 1 mit dem Bus 6 verbunden worden ist, dem Rechner 2 in CH2 die höchste Priorität gegeben, und die Priorität wird in der Reihenfolge von CH3, CH4 und CH1 gegeben. Als Konsequenz wird CH1, der mit dem Bus 6 darauf verbunden worden ist, die niedrigste gegeben. Ähnlich wird, wenn CH2 mit dem entsprechenden Bus 6 verbunden ist, der Ausführungs-Prioritäts-Sequenz von CH3 die höchste gegeben, gefolgt vom Erscheinen einer Prioritäts-Sequenz in der Reihenfolge CH4, CH1 und CH2. Auch wenn CH3 und CH4 mit den entsprechenden Bussen verbunden sind, wird die Ausführungs-Prioritäts-Sequenz in der gleichen Weise vorgenommen wie oben, und ihre Beschreibung wird deshalb ausgelassen.

Fig. 5 ist ein Zeitdiagramm, um die Vorgänge in den Hauptkreisen entsprechend der vorliegenden Ausführungsform, gezeigt in Fig. 1 bis 3 in Verbindung mit Fig. 4, zu beschreiben.

Eine Beschreibung der Vorgänge in den Kreisen in Übereinstimmung mit der vorliegenden Ausführungsform, die in der oben beschriebenen Weise aufgebaut ist, wird nachstehend gegeben.

Wir nehmen jetzt an, daß alle Rechner 1—4 nicht mit dem Bus 6 verbunden sind. Jedes der Schaltsignale SW1—SW4 ist deshalb als falsch (L-Pegel) dargestellt, und das TBSY-Zielsignal ist ebenfalls als falsch dargestellt.

Nehmen wir jetzt an, daß ein Bediener den Rechner 1 bedient und sein Arbeiten eine Aussage (Anweisung) erfordert, um Zugriff zur Platteneinheit 5 zu erhalten oder mit ihr zu verkehren. Der Rechner hebt ein SEL-Signal auf einen H-Pegel an, so daß die Steuerung 13 das gleiche wie ein SEL1-Auswahl-Signal erhält. Wenn das SEL1-Auswahl-Signal einen Wahr-Zustand (H-Pegel) zur Zeit  $t_0$  gemäß dem oben beschriebenen Vorgang erreicht — wie in Fig. 5 gezeigt —, erreicht jedes Schalt-signal SW1—SW4 geht in einen Wahr-Zustand, so daß der Prioritäts-Sequenz-Bestimmungs-Kreis 14 bestimmt, daß die Schalt- und Auswahl-Signale in einem freien Zustand sind, wodurch ein Y1-Bestimmungs-Signal, das dem SEL1-Auswahl-Signal entspricht, ausgegeben wird. Wenn das TBSY-Ziel-Tätig-Signal andererseits auf einem L-Pegel ist, wird ein Signal mit einem H-Pegel an einem der Eingangsanschlüsse des UND-Gatters 18 über den Inverter 17 angelegt. Wenn das SEL1-Auswahl-Signal, das in einem Wahr-Zustand gewesen ist, auf einen der vier Eingangsanschlüsse des

ODER-Gatters 16 gelegt wird, erhalten die anderen des UND-Gatters 18 ebenfalls einen H-Pegel, wodurch der Ausgang des UND-Gatters 18 einen H-Pegel zur Zeit  $t_0$  bekommt, obgleich das nicht gezeigt wurde. Entsprechend wechselt das LC-Speicher-Signal von einem L-Pegel auf einen H-Pegel zur Zeit  $t_1$  sofort nach dem Ablauf der  $td_2$  entsprechenden Verzögerungszeit, so daß das oben beschriebene Y1-Bestimmungs-Signal in dem Speicher-Kreis 15 wirksam wird. Als ein Ergebnis bekommt das SW1-Schalt-Signal einen Wahr-Zustand (H-Pegel). Nach Empfang des SW1-Schalt-Signals wird der Schaltkreis 7a auf "ON-STATE" gesetzt, so daß der einzelne Bus 8 mit dem Bus 6 verbunden wird, wodurch es möglich wird, den ersten Kanal CH 1 zu bilden.

Wenn das SEL1-Auswahl-Signal zur Zeit  $t_0$  an dem zweiten Eingangsanschluß des UND-Gatters 20 einen H-Pegel erreicht und zur selben Zeit an dem zweiten Eingangsanschluß das SW1-Schalt-Signal einen H-Pegel zur Zeit  $t_1$  bekommt, wird eine Ausgabe von dem UND-Gatter 20 auf einen H-Pegel zur Zeit  $t_1$  gegeben. Die Ausgabe des UND-Gatters 20 wird dann auf den Verzögerungskreis 25 über das ODER-Gatter 24 angelegt, so daß das TSEL-Ziel-Auswahl-Signal einen H-Pegel zur Zeit  $t_2$  annimmt, und zwar sofort nach dem Ablauf der Verzögerungszeit, die  $td_1$  entspricht, wie in der Fig. 5 gezeigt. Nach Empfang dieses TSEL-Ziel-Auswahl-Signals wird durch die Platteneinheit 5 ein BSY-Signal auf einen H-Pegel zur Zeit  $t_3$  nach der Beendigung des vorherbestimmten "Set-Up"-Vorgangs gehoben, so daß die Steuerung 12 das Signal von der Platteneinheit 5 als das TBSY-Ziel-Tätig-Signal erhält. Der Inverter 17 erhält nämlich dieses TBSY-Ziel-Tätig-Signal, um es in einen L-Pegel umzukehren, so daß das UND-Gatter 18 auf OFF geschaltet wird und das TBSY-Ziel-Tätigkeits-Signal mit einem H-Pegel an jedem der ersten Eingangsanschlüsse der UND-Gatter 26—29 empfangen wird. Wenn nur das SW1-Schalt-Signal zur Zeit auf einem H-Pegel ist, wird nur das UND-Gatter 26, das das SW1-Schalt-Signal an seinem zweiten Eingangsanschluß erhält, ON geschaltet, so daß das BSY-Tätigkeits-Signal zu einer Zeit  $t_3$  einen H-Pegel erreicht, wie das in Fig. 5 erläutert wird. Nach Empfang dieses BSY1-Signals erkennt der Rechner 1 die Tatsache, daß die Übertragung zwischen dem Rechner 1 und der Platteneinheit 5 möglich ist, und das SEL-Signal fällt durch den Rechner 1 zur Zeit  $t_4$  auf einen L-Pegel, so daß das SEL1-Auswahl-Signal auf einen L-Pegel gesetzt wird. Nach diesem Vorgang startet der Rechner 1, um mit der Platteneinheit 5 zu verkehren.

Wenn andererseits der Ausgang des UND-Gatters 20, der das SEL1-Auswahl-Signal mit einem L-Pegel am zweiten Eingangsanschluß erhalten hat, einen L-Pegel erreicht, bekommt das TSEL-Ziel-Auswahl-Signal zur Zeit  $t_4$  einen L-Pegel.

Nehmen wir an, daß zu beliebigen Zeiten  $t_5$  und  $t_6$  in den Zeitintervallen zwischen  $t_3$  und  $t_7$ , während deren der Rechner 1 mit der Platteneinheit 5 nach Aufbau des ersten Kanals CH 1 verkehrt, die Rechner 2 und 4 entsprechende SEL-Auswahl-Signale mit einem H-Pegel hervorrufen, um die SEL2- und SEL4-Auswahl-Signale auf einen H-Pegel zu setzen. Jedoch reagiert die Steuerung 13 nicht sofort auf den oben beschriebenen Vorgang, und deshalb bringt sie die Rechner 2 und 4 in einen startbereiten Zustand. Mit anderen Worten: Wenn das UND-Gatter 18 nach einem Ablauf der Zeit  $t_3$  OFF gehalten wird, hält der Speicherkreis 15 einen Zustand so, daß das SW1-Schalt-Signal noch auf einem H-Pegel bleibt, gleich, was die Auswahl-Signale SEL1—SEL4 als

Eingabe an den Eingängen des ODER-Gatters 16 zu wechseln veranlaßt. Wenn jedoch das SW1-Schalt-Signal einen Wahr-Zustand (H-Pegel) und die SEL2- und SEL4-Auswahl-Signale einen Wahr-Zustand (H-Pegel) erreichen, wird durch den Prioritäts-Sequenz-Bestimmungs-Kreis entschieden, daß sie sich in einem Konkurrenz-Zustand befinden, wodurch der Prioritäts-Sequenz-Bestimmungs-Kreis den Prioritäts-Sequenz-Aktualisierungs-Vorgang gemäß der Fig. 4 durchführt. In dem Fall, in dem der erste Kanal CH 1 aufgebaut wird, wird darauf die Prioritäts-Sequenz als die höchste an CH 2 zur Ausführung gegeben, gefolgt von der Ausführung in der Reihenfolge CH 3, CH 4 und CH 1. Entsprechend wird das Y2-Bestimmungs-Signal in bezug auf CH 2 entsprechend dem SEL2-Auswahl-Signal ausgesandt. Zu dieser Zeit wird das Y1-Bestimmungssignal auf einen L-Pegel gesetzt: Die Rechner 2 und 4 halten die SEL2- und SEL4-Auswahl-Signale auf H-Pegeln, um immer ihre Aufrufe zur Bestimmung der Priorität anzuzeigen, bis ihre entsprechende Verbindungs-Aufrufe angenommen worden sind.

Bei Beendigung der Übertragung zwischen dem Rechner 1 und der Platteneinheit 5 zur Zeit  $t_7$  nach dem Ablauf der obigen Zeit führt die Platteneinheit 5 eine Umkehroperation für das TBSY-Ziel-Tätig-Signal zur Umkehrung in einen L-Pegel (Falsch-Zustand) durch, um den Bus 6 zu trennen. Das Bus-Signal BSY1 wird ebenfalls in einen entsprechenden L-Pegel umgekehrt, wenn zusätzlich ein Ausgang von dem Inverter 17 einen H-Pegel bekommt und ein Ausgang von dem ODER-Gatter 16 bereits einen H-Pegel gemäß den oben beschriebenen SEL2- und SEL4-Auswahl-Signalen erreicht hat, so daß das LC-Speicher-Signal veranlaßt wird, vom L-Pegel auf den H-Pegel zu einer Zeit  $t_8$  nach dem Ablauf des Zeitintervalls, das  $td_2$  entspricht, zu wechseln. Auf diese Weise ändert der Speicherkreis 15, der bereits das oben beschriebene Y2-Bestimmungs-Signal erhalten hat, das Y2-Signal, so daß das SW2-Schalt-Signal zur Zeit  $t_8$  auf einen H-Pegel gesetzt wird. Wenn das Y1-Bestimmungs-Signal bereits einen L-Pegel durch den Prioritäts-Sequenz-Aktualisierungs-Vorgang erreicht hat, bekommt das SW1-Schalt-Signal zu dieser Zeit einen L-Pegel. Entsprechend wird der Schaltkreis 7b in einen ON-STATE versetzt, und der Schaltkreis 7a wird veranlaßt, vom ON-STATE zum OFF-STATE zu wechseln, nämlich der Aktiv-Zustands-Aktualisierungs-Vorgang wird ausgeführt. Als Konsequenz wird der zweite Kanal CH 2 als ein Rechnernetzwerk anstelle des ersten Kanals 1 aufgebaut.

Nehmen wir an, daß die Zeit  $t_9$  der obigen Zeit  $t_2$  entspricht, nämlich daß das SEL-Auswahl-Signal einen H-Pegel zur Zeit  $t_9$  nach Ablauf des Zeitintervalls, das  $td_1$  entspricht, erreicht, und danach das SEL1-Auswahl-Signal wieder einen H-Pegel zu einer beliebigen Zeit  $t_{12}$  in den Zeitintervallen zwischen den Zeiten  $t_{10}$  und  $t_{13}$ , in denen der Rechner 2 mit der Platteneinheit 5 verkehrt, erreicht, und danach den Vorgang im Zeitablauf zu den Zeiten  $t_{10}$  und  $t_{11}$  in der gleichen Weise wie zu den obigen Zeiten  $t_3$  und  $t_4$  aufnimmt. In diesem Fall wird darauf ein gültiger Kanal mit dem Schaltkreis 7b, der durch CH 2 verkörpert ist, verbunden, und CH 3 wird als höchstem die Ausführungs-Prioritäts-Sequenz gegeben. Die Priorität wird in der Reihenfolge CH 4, CH 1 und CH 2 gesenkt, wie in der Fig. 4 gezeigt. Deshalb wird dem SEL4-Auswahl-Signal in bezug auf CH 4 vor den Auswahl-Signalen SEL1 und SEL2, deren Signale höhere Pegel erreicht haben, das höchste Niveau gegeben. Als Konsequenz gibt der Prioritäts-Sequenz-Be-



stimmungs-Kreis 14 ein Y4-Bestimmungs-Signal aus, das einem solchen SEL4-Auswahl-Signal zur Zeit  $t_{12}$  entspricht. Zu dieser Zeit wird das oben beschriebene Y2-Bestimmungs-Signal auf einen L-Pegel gesetzt. Jedoch befindet sich, wie oben beschrieben, der Speicherkreis 15 in einen inaktiven Zustand in bezug auf die Periode, während das TBSY-Ziel-Tätig-Signal auf einem H-Pegel ist und das SW2-Schalt-Signal weiter hält, welches, wie oben beschrieben, auf einen H-Pegel gesetzt wurde.

Nach Beendigung der Übertragung zwischen dem Rechner 2 und der Platteneinheit 5 zur Zeit  $t_{13}$  wird das oben beschriebene Y4-Bestimmungs-Signal durch den Speicherkreis 15 zur Zeit  $t_{14}$  wirksam, um das SW4-Schalt-Signal auf einen H-Pegel zu setzen und um das SW2-Schalt-Signal auf einen L-Pegel zu setzen. Mit anderen Worten geht der Schaltkreis 7b in einen OFF-STATE, und der Schaltkreis 7d geht in einen ON-STATE. Auf diese Weise wird der vierte Kanal CH4 statt des zweiten Kanals CH2 als Rechnernetzwerk gebildet. Dieser Vorgang im Zeitablauf zu den Zeiten  $t_{15} - t_{17}$  entspricht den Zeiten  $t_2 - t_4$ , und deshalb wird die Beschreibung in der Folge ausgelassen.

Gemäß der vorliegenden oben beschriebenen Ausführungsform sind die entsprechenden Schaltkreise unter den Gruppenschaltkreisen zur Verbindung entsprechend ihrer Rechner für eine Verbindung mit ihren entsprechenden Rechnern angeordnet; jeder Kanal CH1—CH4, vom ersten bis zum vierten, wird gebildet, indem man die Schaltkreise oder ähnliches so benutzt, daß jeder von ihnen mit seinem entsprechenden Bus 6 verbunden ist. Zusätzlich ist jeder Kanal so aufgebaut, daß jeder Rechner mit der zugehörigen Platteneinheit 5 verkehren kann. Entsprechend kann, nach Errichtung eines der oben beschriebenen Kanäle, der Rechner, der an jedem Kanal beteiligt ist, mit der entsprechenden Platteneinheit 5 so verkehren, wie wenn er mit der Platteneinheit 5 in einer Eins-zu-Eins-Beziehung verbunden wäre. Die vorliegende Ausführungsform kann gemäß der Erfindung den Vorteil bringen, daß es für die Bediener der Rechner 1—4 zweckmäßig ist, das oben beschriebene Schnittstellen-System zu benutzen, ohne einen bestimmten Vorgang durchzuführen, und daß das System ein Hochgeschwindigkeitsarbeiten erlaubt, gutes Antwortzeitverhalten hat und seine Prozeßkapazität verbessert wird, weil ein überflüssiger Vorgang für den Übertragungsvorgang, wie die Bestätigung, ob die Rechner in der Lage sind, mit ihrer entsprechenden Platteneinheit zu verkehren oder nicht, eliminiert werden kann.

Zusätzlich muß dort, wo ein Schnittstellen-System, das mit einer Entscheidungs-Phasen-Funktion versehen ist, benutzt wird, ein System-Steuer-Programm zur Realisierung (Ausführung) der oben beschriebenen Entscheidungs-Phasen-Funktion in alle Rechner 1—4 und die Platteneinheit 5 (das heißt in alle SCSI-Einheiten) eingebracht werden. Die gegenwärtige Ausführungsform kann gemäß der Erfindung einen anderen Vorteil hervorheben, nämlich daß eine Funktion, die zur Entscheidungs-Phasen-Funktion äquivalent ist, zu einem vergleichsweise niedrigen Preis dadurch hergestellt werden kann, daß man den Steuerkreis 13 und den Einzelgruppenschaltkreis 7 allein bereitstellt. Zusätzlich kann, wenn die Prioritäts-Sequenz zur Ausführung durch den Prioritäts-Sequenz-Aktualisierungs-Vorgang durch alle Rechner 1—4 wandern kann, die vorliegende Ausführungsform einen weiteren Vorteil hervorheben, nämlich daß kein Exklusiv-Zustand auftritt, der durch

einen bestimmten, mit dem Bus 6 verbundenen Rechner hervorgerufen wird, dessen Zustand in der Entscheidungs-Phase erscheinen muß, und daß jedem Rechner 1—4 eine gleichmäßige Chance gegeben wird.

Weiterhin mit dem Fall verglichen, daß einer der Rechner alle andere Ausrüstung wie in einem Teilnehmersystem steuert, zeigt die vorliegende Ausführungsform, daß der betroffene Rechner unter den Komponenten, die einen Kanal bilden, eine selbststeuernde Übertragung ausführt, so daß die Prozeßkapazität und das Antwortzeitverhalten im wesentlichen gleich zu denen sind, die durch einen speziellen Hochgeschwindigkeitsrechner, ohne daß ein Hochgeschwindigkeitsrechner benötigt wird, in einem Teilnehmersystem sicher erreicht werden kann.

Währenddessen hat, wenn die in der vorliegenden Ausführungsform verwendete Steuerung 13 auf dem SCSI-Standard basiert, die Erfindung einen weiteren Vorteil, nämlich, daß die Entscheidungs-Phasen-Funktion sogar in dem Fall von kommerziell erhältlichen Rechnern 1—4 und einer Platteneinheit realisiert werden kann, die frei von der Entscheidungs-Phasen-Funktion sind und auf dem SCSI-Standard basieren, ohne Notwendigkeit zu Änderungen an den Rechnern 1—4 und an der Platteneinheit 5, nämlich allein durch Bereitstellung der vorliegenden Ausführungsform.

Weiterhin hat die vorliegende Erfindung noch einen weitergehenden Vorteil, nämlich, daß die Platteneinheit 5 von großer Kapazität von den Rechnern 1—4 gemeinsam genutzt werden kann, so daß die Herstellungskosten reduziert werden können und eine entwickelte Software (Programm) an einer einzigen zentralen Stelle gesteuert werden kann.

Die vorliegende Erfindung ist nicht notwendigerweise auf vier Rechner begrenzt, deshalb kann die Zeit der Rechner im Rahmen dessen, in dem die Arbeitsgeschwindigkeit nicht reduziert wird, erhöht werden.

Zusätzlich kann eine Mehrzahl von Platteneinheiten, falls sie gebraucht wird, bereitgestellt werden, statt einer einzelnen Platteneinheit 5.

Weiterhin kann die Platteneinheit 5 durch einen Drucker, Rechner oder andere als die Rechner 1—4 usw. ersetzt werden, ohne in den Speichern beschränkt zu sein, vorausgesetzt, daß sie auf einem SCSI-Standard basieren.

#### Patentansprüche

1. System, um Rechner und/oder ihre periphere Ausrüstung mit einer gemeinsam benutzten Busleitung zu verbinden, **gekennzeichnet durch:** periphere Ausrüstung, die vorzugsweise als eine einzelne Einheit betrieben wird, wobei jede Ausrüstung mit der Busleitung verbunden ist und in der Lage ist, ein Bus-Tätig-Anzeige-Signal auszugeben; eine Mehrzahl von Rechnern, die in der Lage sind, einzelne Verbindungs-Aufruf-Signale zu beliebigen Zeiten in den Zeitintervallen, in denen Übertragungen durchgeführt worden sind, auszugeben; Bus-Schaltmittel, die zwischen der Busleitung und den einzelnen Rechnern zur Verfügung gestellt werden, und in Reaktion auf Schalt-Steuer-Signale betriebsbereit sind, um entweder einen Zustand zu wählen, in dem jeder Rechner mit der Busleitung verbunden ist, und einen Zustand, in dem jeder Rechner von der Busleitung getrennt ist; ein Prioritäts-Sequenz-Bestimmungs-Mittel, das in Reaktion auf die Verbindungs-Aufruf-Signale und



die Schalt-Steuer-Signale betriebsbereit ist, um zu bestimmen, ob es in einem freien Zustand ist oder nicht, daß die Schalt-Steuer-Signale alle falsch sind und irgendeines der Verbindungs-Aufruf-Signale wahr ist; um auch zu bestimmen, ob es sich in einem Konkurrenz-Zustand befindet, daß irgendein Schalt-Steuer-Signal wahr ist und irgendein Verbindungs-Aufruf-Signal wahr ist, um dadurch ein Bestimmungs-Signal auszugeben, das einem einzelnen Verbindungs-Aufruf-Signal entspricht, das einen Wahr-Zustand zur frühesten Zeit in den Zeitintervallen, in denen Übertragungen durchgeführt worden sind, entspricht, wobei wenigstens der freie Zustand erhalten bleibt; und  
 ein Schalt-Steuer-Mittel, das in Reaktion auf das Bestimmungs-Signal, das Bus-Tätig-Anzeige-Signal und jedes Verbindungs-Aufruf-Signal betriebsbereit ist, um das Bestimmungs-Signal nur wirksam zu machen, wenn nur irgendein Verbindungs-Aufruf-Signal wahr ist und das Bus-Tätig-Anzeige-Signal falsch ist, um so ein Schalt-Steuer-Signal auszugeben, das dem Bestimmungs-Signal entspricht, wobei die Mittel so steuern, daß nur ein Bus-Schalt-Mittel im Verbindungs-Zustand des Rechners mit der Busleitung betriebsbereit ist, und daß die anderen deshalb im getrennten Zustand betriebsbereit sind und dann ein Start-Aufruf-Signal ausgeben;  
 Prioritäts-Sequenz-Bestimmungs-Mittel, daran angepaßt — basierend auf der Annahme, daß eine vorbestimmte Prioritäts-Sequenz zur Benutzung der Busleitung allen Rechnern gegeben wird —, einem gewünschten Rechner, der arbeitsfähig ist, in Einklang mit einem Schalt-Steuersignal, das wahr gewesen ist, die niedrigste Prioritäts-Sequenz zur Ausführung zu geben, und einem Rechner, der eine dem gewünschten Rechner am nächsten liegende Priorität unter der angenommenen Prioritäts-Sequenz hat, die höchste Ausführungs-Prioritäts-Sequenz zu geben, worauf bei Empfang des Start-Aufruf-Signals jede periphere Ausrüstung zu arbeiten beginnt, um das Bus-Tätig-Anzeige-Signal wahr zu machen, und wenn das Schalt-Steuer-Signal ausgegeben wird, um in einen Wahr-Zustand zu gehen, die anderen Verbindungs-Aufruf-Signale wahr werden, so daß der Konkurrenz-Zustand erzeugt wird, wodurch das Mittel den Vorgang ausführt, nacheinander die Ausführungs-Prioritäts-Sequenz in der angenommenen Prioritäts-Sequenz vom höchsten zum niedrigsten zu aktualisieren und dann ein erneuertes Bestimmungs-Signal auszugeben, das einem Verbindungs-Aufruf-Signal entspricht, das die höchste Prioritäts-Sequenz zur Ausführung unter den anderen Verbindungs-Aufruf-Signalen hat;  
 die periphere Ausrüstung, von der jede das Bus-Tätig-Anzeige-Signal zur Zeit des "OFF"-Vorganges des Verbindungs-Zustandes der Busleitung mit dem Rechner nach Beendigung der Übertragung zwischen dem Rechner und der peripheren Ausrüstung falsch setzt, wobei beide darauf durch das Schalt-Steuer-Signal gekoppelt werden und wobei das periphere Gerät bereit ist, einen Aktiv-Zustands-Aktualisierungs-Vorgang so auszuführen, daß das Gerät in Reaktion auf das Bus-Tätig-Anzeige-Signal betriebsbereit ist, um das erneuerte Bestimmungs-Signal wirksam zu machen, und um ein Schalt-Steuer-Signal auszugeben, das dem er-

neuerten Bestimmungs-Signal entspricht, wodurch der Aktiv-Status-Aktualisierungs-Vorgang und der Prioritäts-Sequenz-Aktualisierungs-Vorgang — paarweise ausgeführt — das Wandern der Ausführungs-Prioritäts-Sequenz durch alle Rechner erlauben.

2. Ein System, um Rechner und/oder ihre periphere Ausrüstung mit einer gemeinsam benutzten Busleitung zu verbinden, wobei das Schnittstellen-System, das auf einem SCSI-Standard basiert, der frei ist von einer Entscheidungs-Phasen-Funktion, die in der Lage ist, das Recht auf die Benutzung der Busleitung zu bestimmen, und auf den SCSI-Standards basiert, unter denen das "American National Standard Institute", physikalische und logische Eigenschaften einer Schnittstelle in dem Schnittstellen-System standardisiert hat, welches enthält:  
 periphere Ausrüstung, vorzugsweise betreibbar als eine einzelne Einheit, wobei jede Ausrüstung mit der Busleitung verbunden und in der Lage ist, ein BSY-Signal unter der Steuerung des SCSI-Standards als ein Bus-Tätig-Anzeige-Signal auszugeben;  
 eine Mehrzahl von Rechnern, die in der Lage sind, SEL-Signale unter der Steuerung der SCSI-Standards sowie Verbindungs-Aufruf-Signale zu beliebigen Zeiten in den Zeitintervallen, in denen Übertragungen durchgeführt worden sind, auszugeben;  
 Bus-Schalt-Mittel, die zwischen der Busleitung und einzelnen Rechnern bereitgestellt werden und in Reaktion auf Schalt-Steuer-Signale betriebsbereit sind, wobei jedes Mittel betriebsbereit ist, um entweder einen Zustand zu wählen, in dem jeder Rechner mit der Busleitung verbunden ist, oder einen Zustand, in dem jeder Rechner von der Busleitung getrennt ist;  
 ein Prioritäts-Sequenz-Bestimmungs-Mittel, das in Reaktion auf die Verbindungs-Aufruf-Signale und die Schalt-Steuer-Signale betriebsbereit ist, um zu bestimmen, ob es in einem freien Zustand ist oder nicht, daß die Schalt-Steuer-Signale alle falsch sind und irgendein Verbindungs-Aufruf-Signal wahr ist, und um auch zu bestimmen, ob es sich in einem Konkurrenz-Zustand befindet oder nicht, daß irgendein Schalt-Steuer-Signal wahr ist und irgendein Verbindungs-Aufruf-Signal wahr ist, um dadurch ein Bestimmungs-Signal auszugeben, das einem einzelnen Verbindungs-Aufruf-Signal entspricht, das einen Wahr-Zustand zur frühesten Zeit in den Zeitintervallen erreicht hat, in denen Übertragungen durchgeführt worden sind, wobei wenigstens der freie Zustand verbleibt; und  
 ein Schalt-Steuer-Mittel, das in Reaktion auf das Bestimmungs-Signal, das Bus-Tätig-Anzeige-Signal und jedes Verbindungs-Aufruf-Signal betriebsbereit ist, um das Bestimmungs-Signal nur wirksam werden zu lassen, wenn irgendein Verbindungs-Aufruf-Signal wahr ist und das Bus-Tätig-Anzeige-Signal falsch ist, um so ein Schalt-Steuer-Signal auszugeben, das dem Bestimmungs-Signal entspricht, wobei die Mittel so steuern, daß nur ein Bus-Schalt-Mittel im Verbindungs-Zustand des Rechners und der Busleitung betriebsbereit ist und daß die anderen deshalb im getrennten Zustand betriebsbereit sind und dann ein Start-Aufruf-Signal ausgeben;  
 Prioritäts-Sequenz-Bestimmungs-Mittel, angepaßt, um den Prioritäts-Sequenz-Aktualisierungs-Vor-

gang so auszuführen, daß die Ausführungs-Prioritäts-Sequenz als Priorität, die angewandt wird, um das Recht zur Benutzung der Busleitung zu bestimmen, durch alle Rechner wandern kann und dann ein erneuertes Bestimmungs-Signal auszugeben, das einem Verbindungs-Aufruf-Signal entspricht, das die höchste Prioritäts-Sequenz zur Ausführung unter den anderen Verbindungs-Aufruf-Signalen hat, worauf nach Empfang eines Start-Aufruf-Signals jede periphere Ausrüstung zu arbeiten beginnt, um das Bus-Tätig-Anzeige-Signal wahr zu machen, und wenn das Schalt-Steuer-Signal ausgegeben wird, in einen wahren Zustand zu gehen, wobei die anderen Verbindungs-Aufruf-Signale wahr werden, so daß der Konkurrenz-Zustand hergestellt wird;

periphere Ausrüstung, von der jede das Bus-Tätig-Anzeige-Signal-zum-Zeitpunkt-des-"OFF"-Vorganges des Verbindungs-Zustandes des Rechners mit der Busleitung nach Abschluß der Übertragung zwischen dem Rechner und der peripheren Ausrüstung falsch setzt, von denen beide darauf durch das Schalt-Steuer-Signal und die periphere Ausrüstung gekoppelt werden, die angepaßt ist, um einen Aktiv-Zustands-Aktualisierungs-Vorgang auf die Weise durchzuführen, daß die Ausrüstung in Reaktion auf das Bus-Tätig-Anzeige-Signal betriebsbereit ist, um das erneuerte Bestimmungs-Signal wirksam zu machen und um ein Schalt-Steuer-Signal, das dem erneuerten Bestimmungs-Signal entspricht, auszugeben;

wodurch der Aktiv-Zustands-Aktualisierungs-Vorgang und der Prioritäts-Sequenz-Aktualisierungs-Vorgang — paarweise ausgeführt — einen erwünschten Vorgang ermöglichen, der mindestens dem Vorgang in der Entscheidungs-Phase entspricht.

Hierzu 5 Seite(n) Zeichnungen

40

45

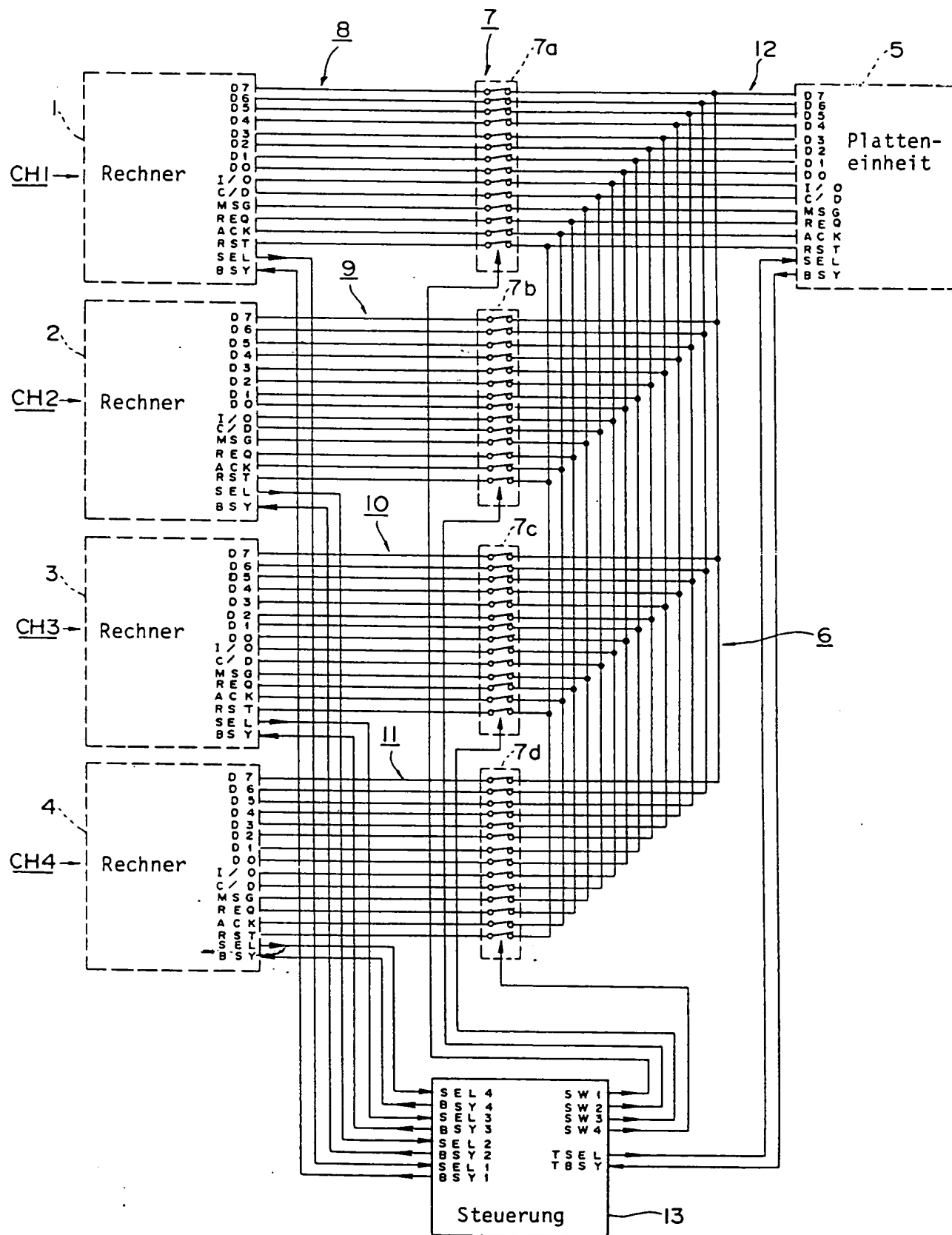
50

55

60

65

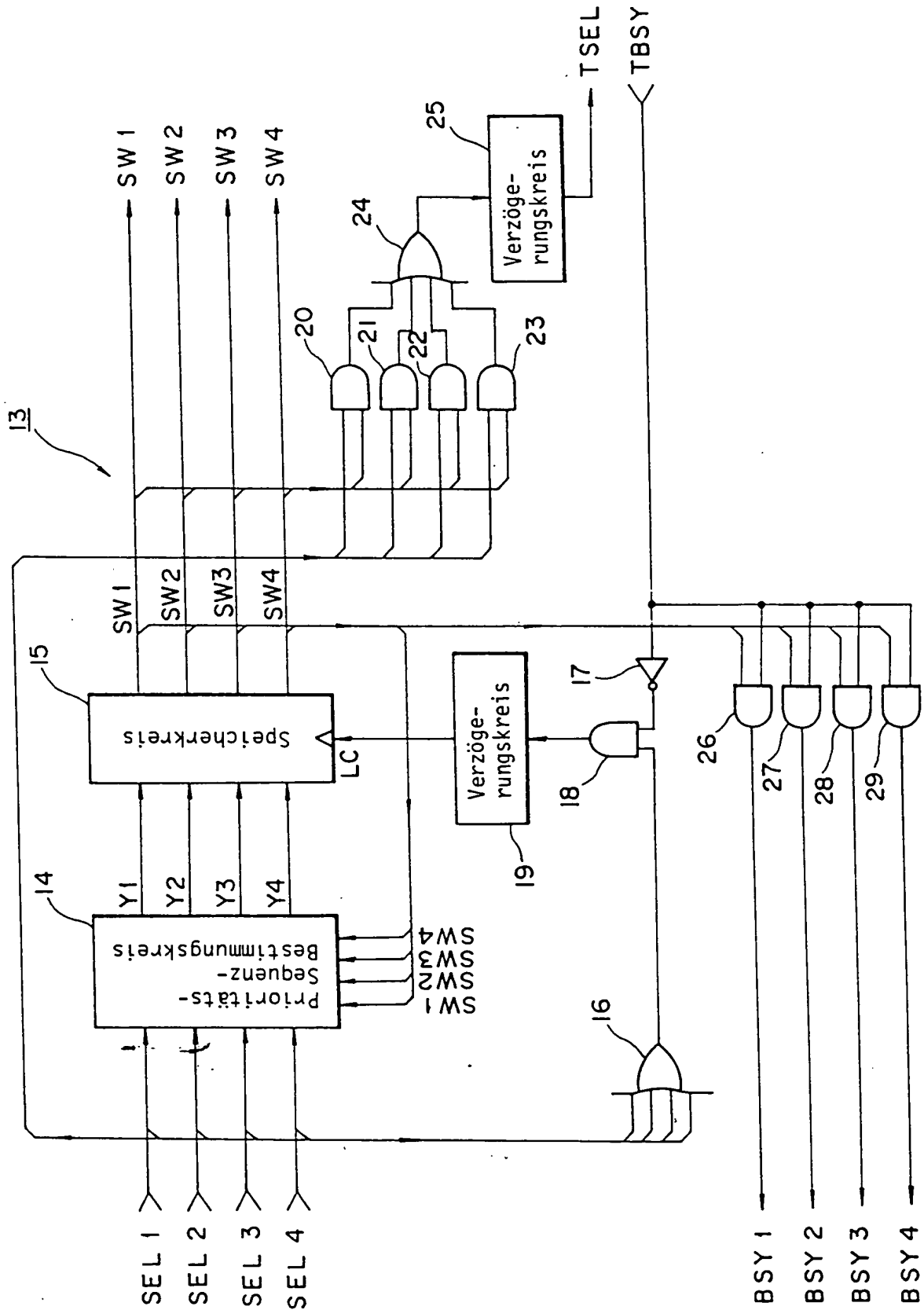
FIG. 2



- Leerseite -

---

FIG. 3



## FIG. 4

Aktueller Kanal verbunden mit	Prioritäts-Sequenz zur Ausführung
CH 1	CH2→CH3→CH4→CH1
CH 2	CH3→CH4→CH1→CH2
CH 3	CH4→CH1→CH2→CH3
CH 4	CH1→CH2→CH3→CH4

FIG. 5

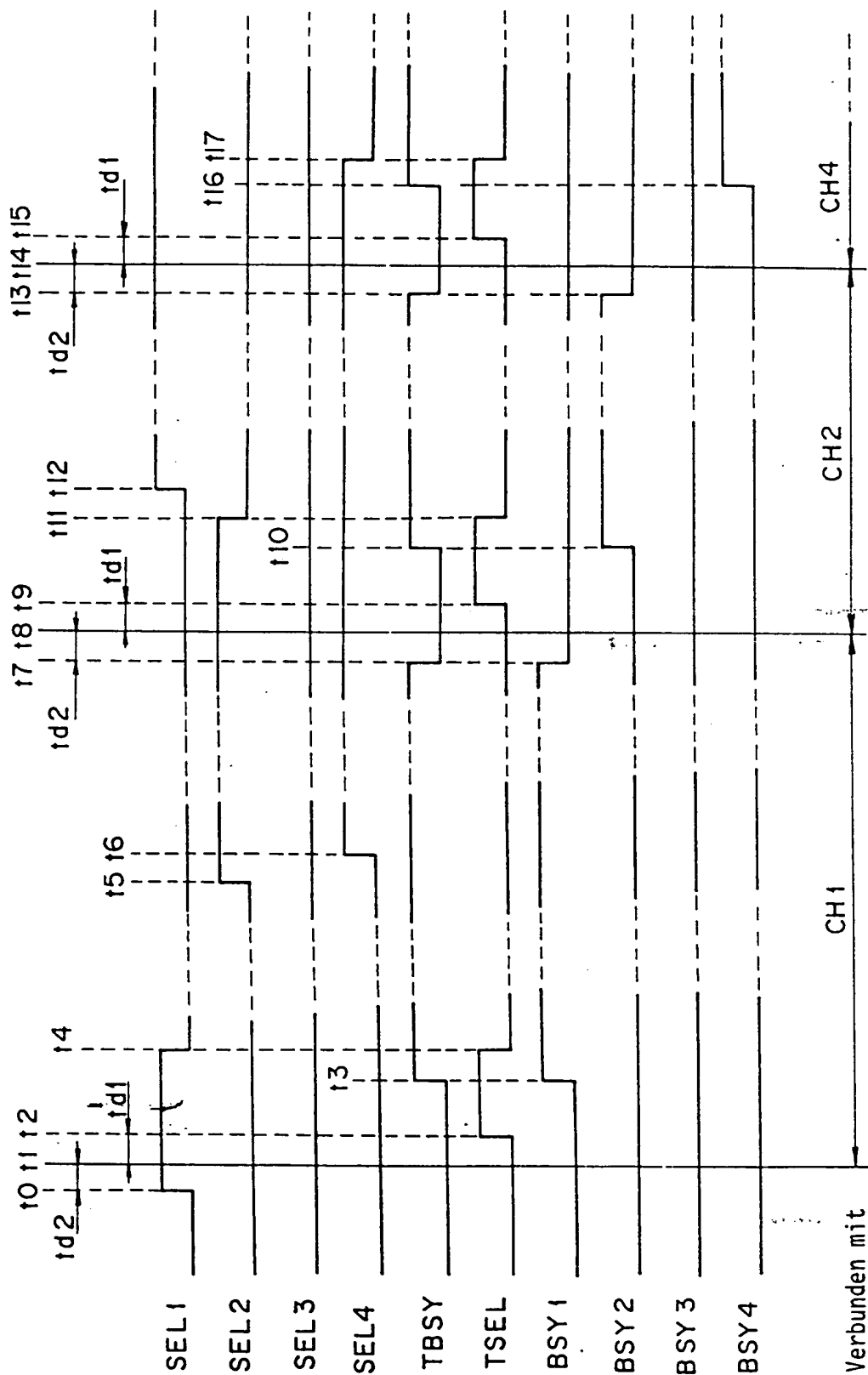
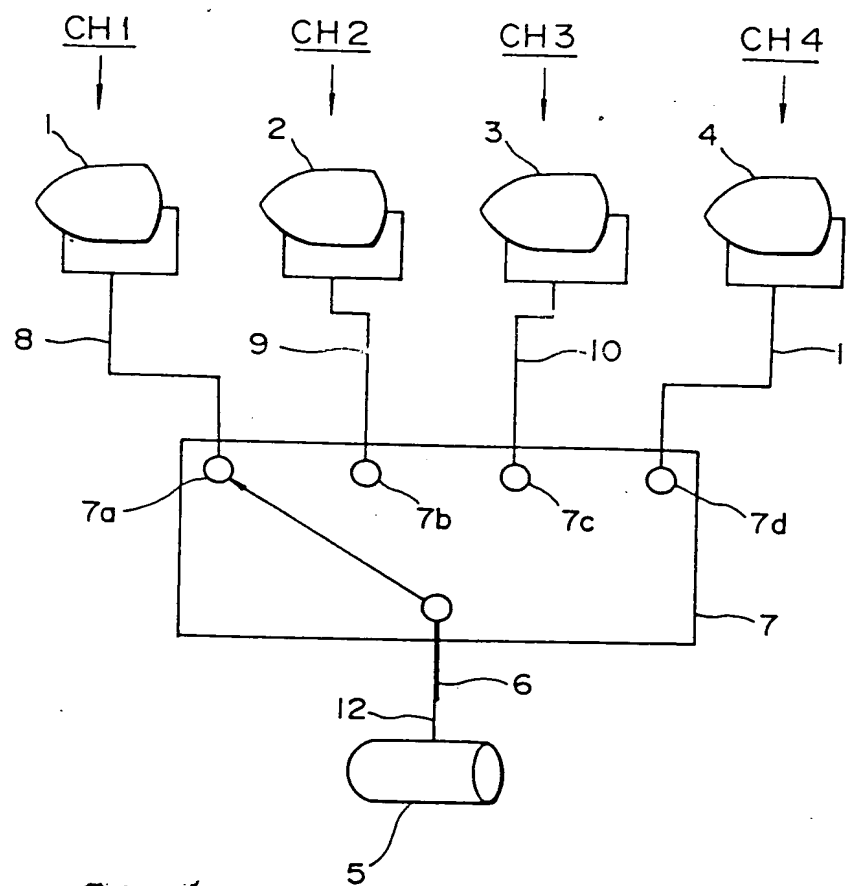




FIG. 1



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☒ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**

**THIS PAGE BLANK (USPTO)**